

# Chapitre III

# conception matériel



# Chapitre III conception matériel

## III.1 Modéliser et synthétiser à un haut niveau d'abstraction :

Un flot typique de conception de matériel suit une progression descendante faite d'une succession d'étapes qui enrichissent la vision abstraite du système. Le diagramme en Y, proposé par Gajski et Kuhn, donne une vision synthétique des domaines de conception et des niveaux d'abstraction sous lesquels un circuit peut se présenter au cours de son développement. Les trois domaines proposés sont le domaine comportemental, dans lequel on s'intéresse aux propriétés dynamiques du fonctionnement d'un système ; le domaine structurel dans lequel un système est vu comme une interconnexion de composants ; le domaine géométrique, ou physique dans lequel on s'intéresse aux relations spatiales entre ces composants sur le support cible (carte ou circuit intégré). Les différents niveaux d'abstraction identifiés dans chacun de ces domaines sont :



# Chapitre III conception matériel

## III.1 Modéliser et synthétiser à un haut niveau d'abstraction :

1- le niveau architectural décrit les fonctionnalités d'un système au niveau spécifications, donne sa décomposition en sous-systèmes ainsi que ses contraintes d'implantation physique.

2 - le niveau algorithmique exprime des comportements de type flot de données et/ou de contrôle en utilisant des modèles hauts niveaux. La structure représente l'affectation des fonctions aux ressources. Des informations géométriques sont exprimées en terme de partitionnement en blocs sur un circuit intégré ou une carte,

3- le niveau transfert de registres (RTL) exprime l'ordonnancement au cycle d'horloge près des opérations et des transferts de données. Pour l'aspect structurel, ces opérations sont projetées sur des ressources matérielles élémentaires (registres, opérateurs arithmétiques, etc.) ;

4-le niveau logique décrit le comportement sous forme d'équations booléennes, qui peuvent elles mêmes se traduire sous la forme d'une interconnexion de portes logiques d'une part, et d'autre part de cellules élémentaires placées et routées d'une bibliothèque technologique de type ASIC (application-specific integrated circuit).



# Chapitre III conception matériel

## III.1 Modéliser et synthétiser à un haut niveau d'abstraction :

5 - le niveau circuit modélise le comportement électrique sous forme d'équations différentielles ou de fonctions de transfert ; une représentation structurelle décompose le circuit en une interconnexion de transistors et une représentation géométrique détaille le placement et le routage de ces transistors sur le substrat de silicium.

Cette décomposition en domaines et niveaux d'abstraction conduit à une représentation commune des formes sous lesquelles un système peut se présenter et des transformations réalisables pour passer d'une représentation à une autre. Les langages de description de matériel comme VHDL ou Verilog autorisent des représentations combinant différents niveaux et domaines, représentations sur lesquelles des outils automatiques peuvent travailler à des fins d'analyse et de synthèse. Les outils de synthèse matérielle réalisent en fait l'équivalent de la « compilation », au sens logiciel, en automatisant le raffinement d'une description de « haut niveau » (par exemple une description comportementale au niveau RTL) en une description de plus bas niveau (par exemple une description structurelle au niveau logique).



# Chapitre III conception matériel

## III.1 Modéliser et synthétiser à un haut niveau d'abstraction :

Trois étapes de synthèse sont aujourd'hui couramment utilisées dans l'industrie : synthèse RTL (du niveau RTL comportemental vers le niveau logique structurel) ; synthèse logique (optimisation au niveau logique structurel) et synthèse physique, ou placement/routage (du niveau logique structurel vers le niveau logique ou circuit dans le domaine géométrique). Ces étapes s'enchaînent et les interventions du concepteur se limitent à l'écriture de scripts qui précisent notamment les contraintes à respecter. En amont de ces trois étapes, la synthèse de haut niveau promet la génération automatique d'une description RTL à partir d'une description du comportement au niveau algorithmique : ces nouveaux outils qui émergent depuis quelques années sur le marché de la CAO (**conception assistée par ordinateur**) reposent sur l'ordonnancement automatique des opérations et la synthèse d'un contrôleur adapté aux performances souhaitées pour l'architecture matérielle de sortie.



# Chapitre III conception matériel

## III.2 Réutilisation de composants matériels :

Les systèmes électroniques embarqués actuels sont un mélange de technologies hétérogènes (numérique /analogique, matériel/logiciel, orientation contrôle/données) et de fonctionnalités complexes dont certaines sont communes pour une famille de produits. La réutilisation devient alors nécessaire pour éviter de multiples implémentations de fonctionnalités identiques.

La réutilisation de composants matériels sur étagère (composants en boîtiers) est une pratique courante dans le domaine de la conception de systèmes sur cartes. Un composant est une boîte noire conditionnée et interfacée de manière standard. La documentation constructeur en détaille les fonctionnalités et les conditions d'utilisation (chronogrammes des entrées/sorties). Elle fournit également des notes d'application avec des exemples de réalisation et des circuits de référence.



# Chapitre III conception matériel

## III.2 Réutilisation de composants matériels :

### III.2.1 Composants virtuels :

La notion de système sur circuit intégré amène des changements majeurs sur cette définition du composant : un composant ne recouvre plus un objet physique palpable mais se présente sous la forme d'une unité de structuration abstraite dont il n'est pas sûr qu'elle corresponde à une entité physique distincte après fonderie. L'utilisation de langages de description de matériel et d'outils de synthèse automatiques devient ici incontournable. Rapidement, se pose le problème de concevoir, échanger et réutiliser de tels composants (appelés composants virtuels ou IP cores pour Intellectual Property), problème nouveau dans le monde du matériel mais déjà rencontré dans le monde du génie logiciel.

Comparée à la réutilisation de composants en boîtiers, l'intégration d'un composant virtuel dans un système introduit de nouveaux problèmes :





# Chapitre III conception matériel

## III.2 Réutilisation de composants matériels :

### III.2.1 Composants virtuels :

1 - Les standards d'interface (bus de communication) qui régissaient la conception de cartes sont remis en question. Un composant virtuel n'étant plus limité par les contraintes de packaging peut être muni d'interfaces spécifiques, optimisées en fonction du fonctionnement interne du composant. Pour permettre à deux composants de collaborer le concepteur d'un système doit leur ajouter des couches d'adaptation qui introduisent un surcoût en temps de développement et une possible dégradation des performances.

2 - Les composants manipulés dans les flots de conception sont des modèles fournis sous forme de fichiers sources (code synthétisable écrit dans un langage de description de matériel) ou ayant déjà subi les étapes de synthèse logique et physique (netlists, masques prêt à fondre). Les formats d'échange et la nature des informations échangées entre concepteur et utilisateur d'un composant conditionnent l'interopérabilité de leurs outils de conception respectifs.





# Chapitre III conception matériel

## III.2 Réutilisation de composants matériels :

### III.2.1 Composants virtuels :

3 - La modélisation des composants à un haut niveau d'abstraction permet une certaine flexibilité dans leur conception. Il devient possible de les «personnaliser» à différents niveaux (paramètres algorithmiques comme les nombres de points d'une FFT, paramètres de performances comme le nombre d'étages de pipeline, paramètres technologiques comme la fréquence d'horloge). En revanche, les caractéristiques physiques d'un composant (encombrement, consommation) sont d'autant moins prédictibles qu'il est décrit à un haut niveau.

4 - Un dernier aspect des composants virtuels concerne la protection de la propriété intellectuelle dans la mesure où, selon le niveau d'abstraction de sa description, l'utilisateur dispose d'une vue en boîte grise voire en boîte blanche qui facilite la rétro-conception. A la différence des composants en boîtiers dont il faut acheter autant d'exemplaires que de produits à fabriquer, un composant virtuel peut être reproduit à l'infini en toute illégalité. Une notion de licence d'utilisation similaire à celles des produits logiciels s'applique aujourd'hui également au matériel.



# Chapitre III conception matériel

## III.2 Réutilisation de composants matériels :

### III.2.2 Standardisation :

VSIA (Virtual Socket Interface Alliance) est une organisation qui regroupe des vendeurs de CAO et des sociétés qui développent des systèmes. Elle propose des recommandations sur les points suivants :

- les standards permettant de définir, ce qu'est un composant virtuel ;
- les méthodologies pour la conception et la réutilisation d'IP ;
- les techniques de vérification et de test de ces IP ;
- la protection de la propriété intellectuelle pour ces IP ;
- les méthodes de transfert de composants.

VSIA définit trois niveaux d'abstraction sous lesquels un composant peut être délivré :



# Chapitre III conception matériel

## III.2 Réutilisation de composants matériels :

### III.2.2 Standardisation :

**1 - Les composants virtuels durs (hard)** sont livrés sous forme de masques prêts à fondre. Ses performances et ses propriétés physiques sont pleinement caractérisées. En revanche, un jeu de masques est spécifique à une technologie donnée et peut difficilement être porté d'une technologie à une autre. Un tel composant n'est pas paramétrable et ne peut pas être optimisé pour une application donnée.

**2 - Un composant virtuel ferme (firm)** se présente sous la forme d'une netlist structurelle aux niveaux portes logiques. Elle est généralement optimisée en vue d'une cible technologique donnée, mais autorise des optimisations supplémentaires lors du placement et du routage sur le support physique. La fonction réalisée et les performances sont figées.



# Chapitre III conception matériel

## III.2 Réutilisation de composants matériels :

### III.2.2 Standardisation :

**3 - Un composant virtuel mou (soft)** est délivré sous la forme d'une description de niveau transfert de registres dans un langage de description de matériel. Cette description est portable d'une technologie à une autre et pourra traverser différentes étapes d'optimisation en lien étroit avec les besoins de l'utilisateur. Elle peut également supporter un paramétrage au niveau micro-architectural (par exemple de la largeur des bus).

Les composants soft sont plus facilement sujets aux violations de la propriété intellectuelle. Généralement, un composant annoncé comme soft est délivré sous forme firm, le constructeur préférant réaliser la synthèse chez lui en fonction des contraintes de l'utilisateur plutôt que de lui délivrer son code source.



# Chapitre III conception matériel

## III.2 Réutilisation de composants matériels :

### III.2.2 Standardisation :

Les travaux du groupe VSIA visent également à standardiser la notion de plate forme d'intégration qui fournit un cadre de développement de SoC dont le coeur est réutilisable pour une famille d'architectures donnée. Le terme plate-forme, assez vague, regroupe en fait quatre niveaux :

- 1 - Les plates-formes «de niveau zéro» font simplement référence à un ensemble de blocs de base utiles pour une large famille d'applications.
- 2 - Les plates-formes «de niveau un» sont constituées d'une architecture minimale basée sur un ou un ensemble de processeurs, choisi pour une famille d'applications précises (ex. ARM7/9 + RISC pour un produit utilisant la technologie sans-fil), et dont l'utilisation est maîtrisée. Ces architectures font en général apparaître un certain nombre de différenciateurs qui permettent de particulariser la plate-forme pour un produit spécifique (ex. DECT ou GSM).



# Chapitre III conception matériel

## III.2 Réutilisation de composants matériels :

### III.2.2 Standardisation :

3 - Les plates-formes «de niveau deux», appelées également «plates-formes d'intégration système», visent un taux de réutilisation de l'ordre de 95 pourcent. Ce taux de réutilisation peut seulement être atteint car la majorité de la plate forme est déjà pré-validée, souvent cette validation a été 'prouvée' par la réalisation d'un ou plusieurs produits. Avec ce type de plate-forme, le degré de liberté est très réduit (i.e. on peut seulement choisir un certain nombre de périphériques parmi un ensemble proposé, changer le contenu des composants programmables ou rajouter des parties analogiques spécifiques). Il est toutefois indispensable de valider les nouveaux composants selon des critères fonctionnels, temporels et matériels (encombrement, contraintes électromagnétiques).



# Chapitre III conception matériel

## III.2 Réutilisation de composants matériels :

### III.2.2 Standardisation :

4 - Enfin le «niveau trois» représente les «plates-formes de production» ou les aspects matériels sont fixes et pré-validés ; seuls les composants programmables ou les aspects logiciels peuvent être modifiés. Dans ce dernier type de plate forme, la validation et la mise au point des applications et/ou du système d'exploitation devient l'étape qui fait la différence au niveau du produit final.

Cette approche par plates-formes d'IP fait partie des avancées dans le domaine du matériel qui pourraient être adaptées à la conception d'architecture embarquées.

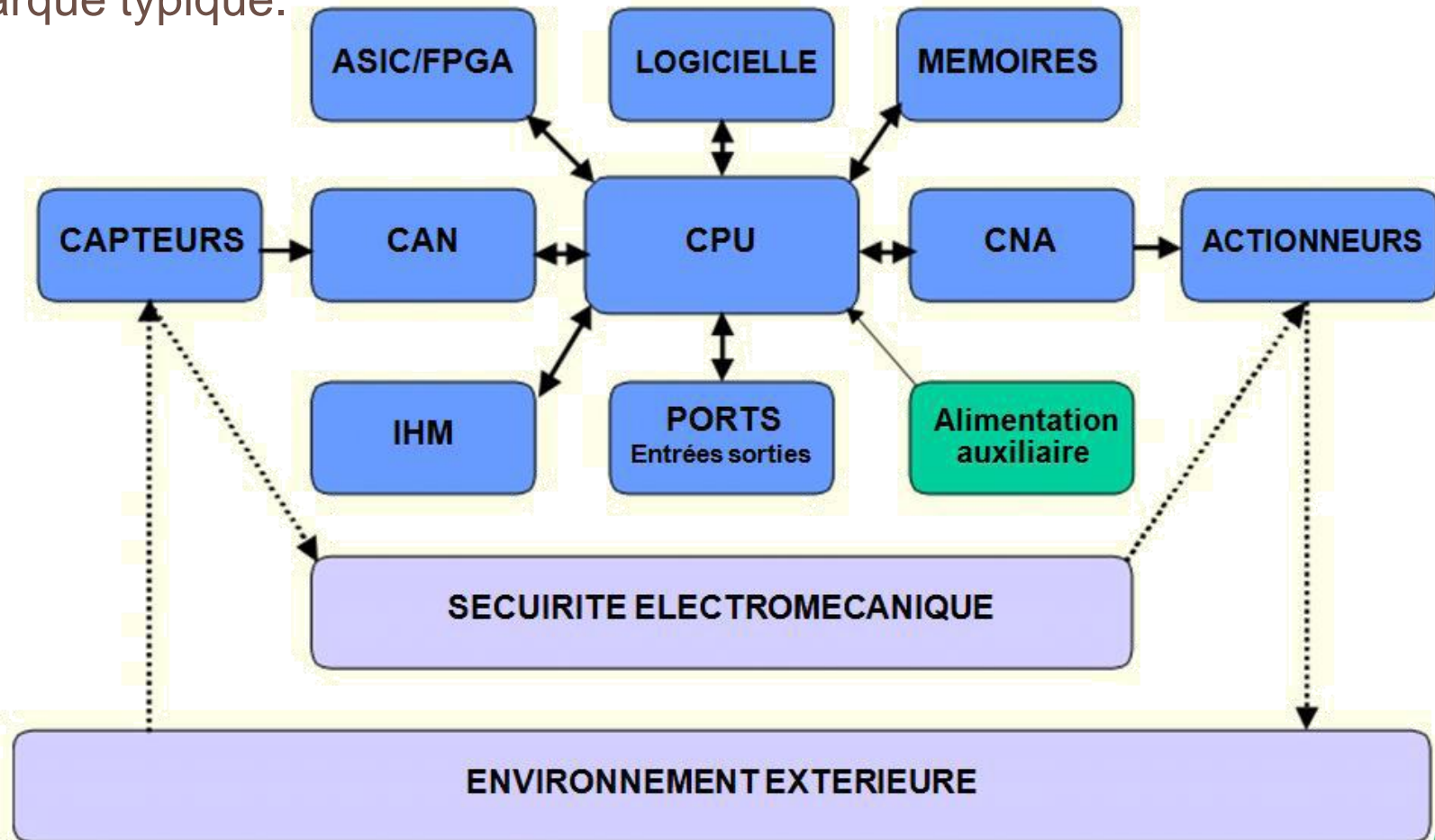




# Chapitre III conception matériel

## III.3. Architecture matérielle d'un système embarqué :

La figure suivante présente les caractéristiques principales d'un système embarqué typique.



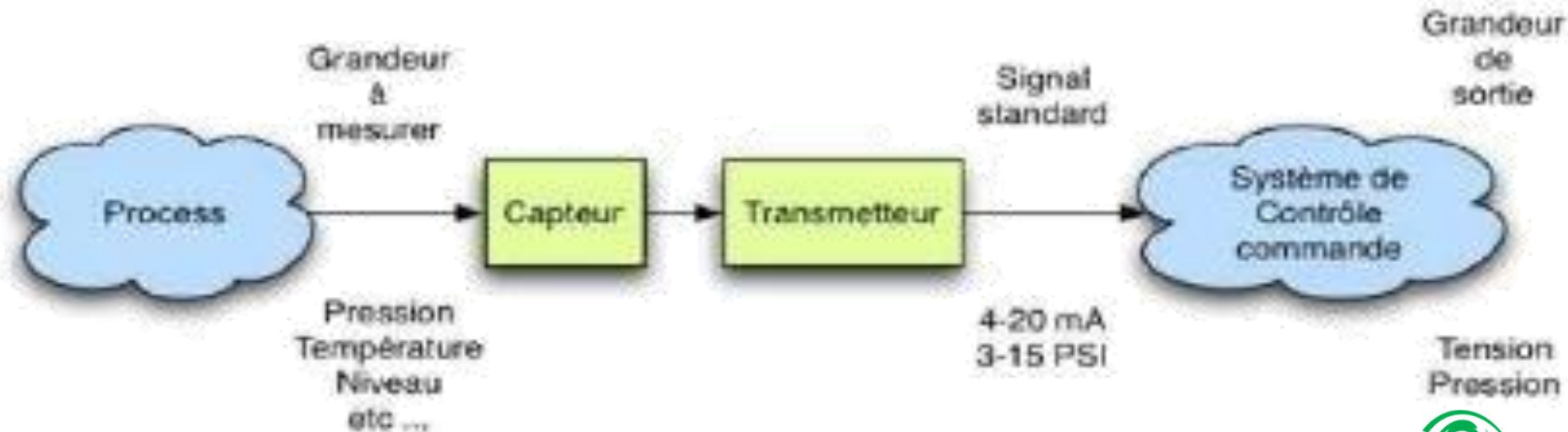
# Chapitre III conception matériel

## III.3. Architecture matérielle d'un système embarqué :

### III.3.1. Les capteurs :

#### III.3.1.1. Définition :

Un capteur est un organe de prélèvement d'information qui élabore à partir d'une grandeur physique, une autre grandeur physique de nature différente (très souvent électrique). Cette grandeur représentative de la grandeur prélevée est utilisable à des fins de mesure ou de commande.



# Chapitre III conception matériel

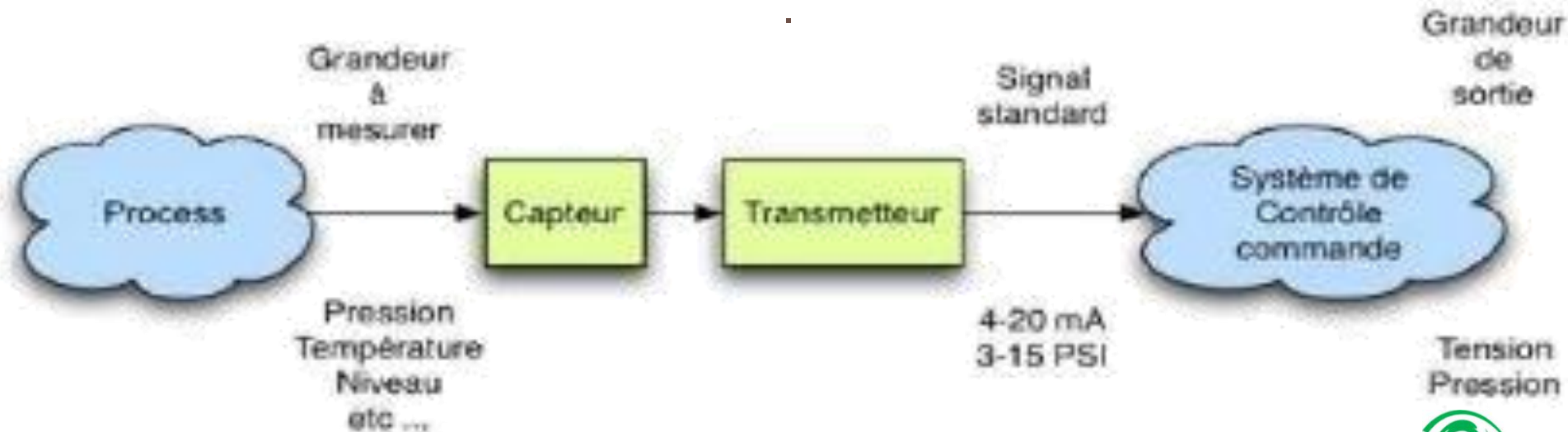
## III.3. Architecture matérielle d'un système embarqué :

### III.3.1. Les capteurs :

#### III.3.1.1. Définition :

-virtuellement, tous les stimuli physiques peuvent être captés (température, lumière, couleur, son, vitesse, accélération (linéaire, angulaire), pression, champ magnétique, tension, courant, capacité...).

-Interfaces pour ces capteurs (alimentation, isolation et amplification, filtrage, multiplexage, conversion A/N, FPAA).



# Chapitre III conception matériel

## III.3. Architecture matérielle d'un système embarqué :

### III.3.2. Les Convertisseurs Analogiques Numériques :

Le but du CAN est de convertir un signal analogique continu en un signal discret et cela de manière régulière (à la fréquence d'échantillonnage).

Il existe différents types de convertisseur qui va se différencier par leur temps de conversion et leur coût (Surface de silicium).

$$V \xrightarrow{\text{can}} N = \sum_0^{n-1} b_i 2^i$$

#### III.3.2.1. Les convertisseurs à intégration :

##### III.3.2.1.1. Convertisseur à approximations successives :

**Principe** : On détermine les valeurs des différents bits l'un après l'autre en commençant par le MSB, un peu à la manière d'une marchande de marché :

Le signal est comparé à une tension de référence:  $V_0/2$ . S'il est supérieur, on lui retranche cette valeur et on met le bit de comparaison à '1', sinon on met le bit de comparaison à '0' et on le compare à la tension suivante.



# Chapitre III conception matériel

**III.3. Architecture matérielle d'un système embarqué :**

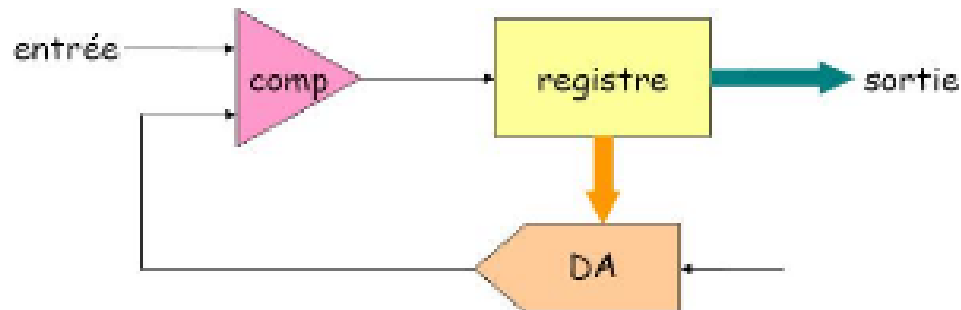
**III.3.2. Les Convertisseurs Analogiques Numériques :**

**III.3.2.1. Les convertisseurs à intégration :**

**III.3.2.1.1. Convertisseur à approximations successives :**

On effectue ainsi un encadrement progressif de plus en plus fin. Ainsi pour un CAN N bits, en N coups on obtient la conversion.

Il est plus lent que le Flash. Ainsi pour 16 bits, il lui faut en moyenne un temps de conversion de 10µs. Il est très adapté à des signaux audio.



**Pour plus détails consultez le lien suivant :**

[https://www.electronique-et-informatique.fr/Electronique-et-Informatique/Digit/Digit\\_14TS1.php](https://www.electronique-et-informatique.fr/Electronique-et-Informatique/Digit/Digit_14TS1.php)

# Chapitre III conception matériel

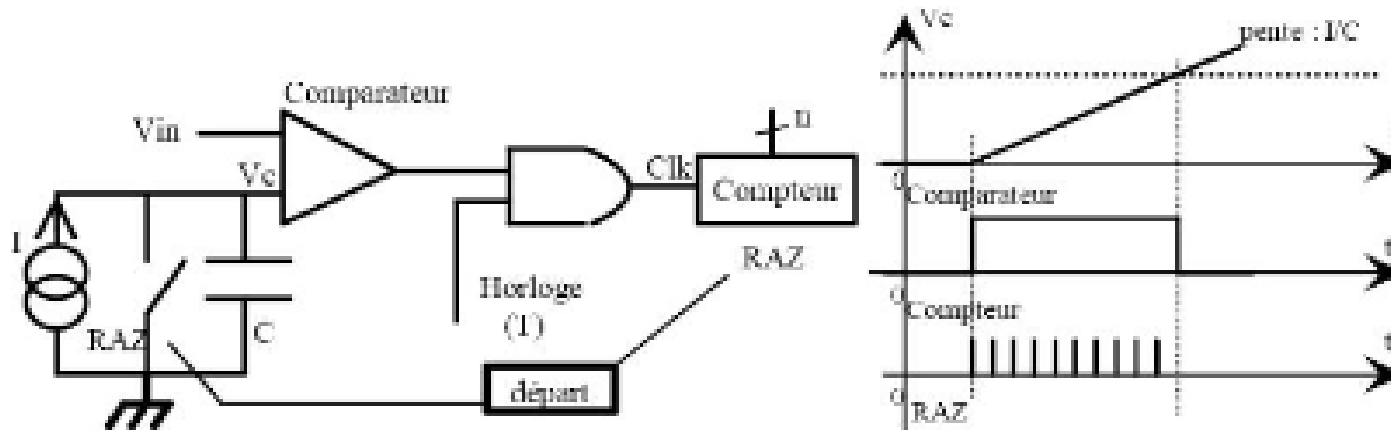
III.3. Architecture matérielle d'un système embarqué :

III.3.2. Les Convertisseurs Analogiques Numériques :

III.3.2.1. Les convertisseurs à intégration :

III.3.2.1.2. Simple rampe / tracking :

**Principe** : A la valeur de la tension d'entrée on fait correspondre une impulsion dont la largeur est proportionnelle à cette tension. Cette impulsion vient contrôler l'autorisation à s'incrémenter d'un compteur. On génère ainsi le code binaire de sortie en comptant plus ou moins longtemps en fonction de l'amplitude du signal à convertir.



# Chapitre III conception matériel

III.3. Architecture matérielle d'un système embarqué :

III.3.2. Les Convertisseurs Analogiques Numériques :

III.3.2.1. Les convertisseurs à intégration :

III.3.2.1.2. Simple rampe / tracking :

**Caractéristiques :**

> Les Avantages :

- Simple et peu coûteux.
- Inconvénients :
- N dépend de C donc de la tolérance sur C.
- Lent car nécessite  $2^N$  cycles d'horloges pour effectuer une conversion.
- Comme il n'y a pas de synchronisme entre l'horloge et le RAZ, cela induit une imprécision

de 1 période au début et à la fin de la conversion soit une erreur moyenne de 1,5 quantum.

**Pour plus détails consultez le lien suivant :**

[https://www.electronique-et-informatique.fr/Electronique-et-Informatique/Digit/Digit\\_14TS1.php](https://www.electronique-et-informatique.fr/Electronique-et-Informatique/Digit/Digit_14TS1.php)





# Chapitre III conception matériel

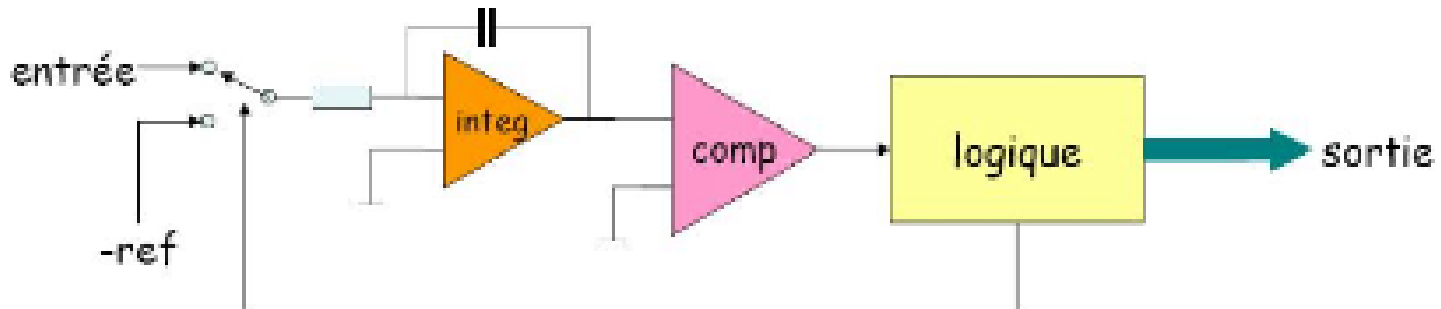
III.3. Architecture matérielle d'un système embarqué :

III.3.2. Les Convertisseurs Analogiques Numériques :

III.3.2.1. Les convertisseurs à intégration :

III.3.2.1.3. Double rampe (intégrateur) :

**principe** : On effectue une double intégration de manière à faire s'annuler les erreurs dues aux composants :



phase 1 : intégration de l'entrée pendant un temps  $T_1$

- phase 2 : décharge de l'intégrateur vers 0 à vitesse constante.

- Le temps  $T_2$  mis à décharger l'intégrateur donne la valeur d'entrée

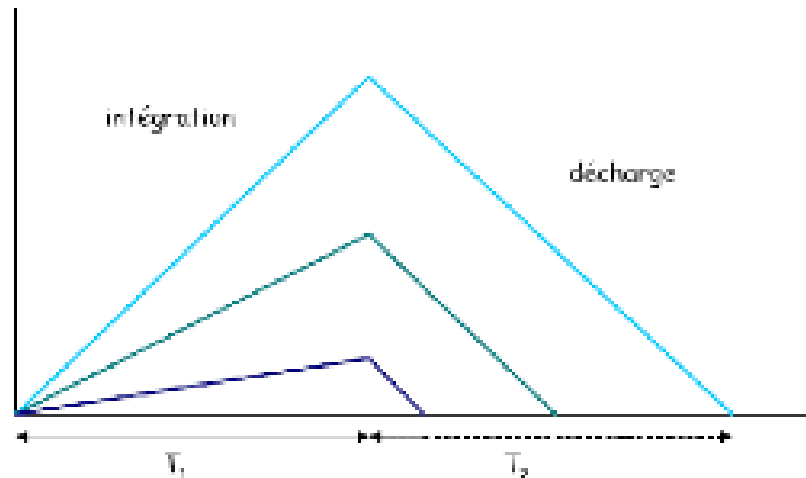
# Chapitre III conception matériel

III.3. Architecture matérielle d'un système embarqué :

III.3.2. Les Convertisseurs Analogiques Numériques :

III.3.2.1. Les convertisseurs à intégration :

III.3.2.1.3. Double rampe (intégrateur) :



Pour plus détails consultez le lien suivant :

[https://www.electronique-et-informatique.fr/Electronique-et-Informatique/Digit/Digit\\_14TS1.php](https://www.electronique-et-informatique.fr/Electronique-et-Informatique/Digit/Digit_14TS1.php)

# Chapitre III conception matériel

## III.3. Architecture matérielle d'un système embarqué :

### III.3.2. Les Convertisseurs Analogiques Numériques :

#### III.3.2.1. Les convertisseurs à intégration :

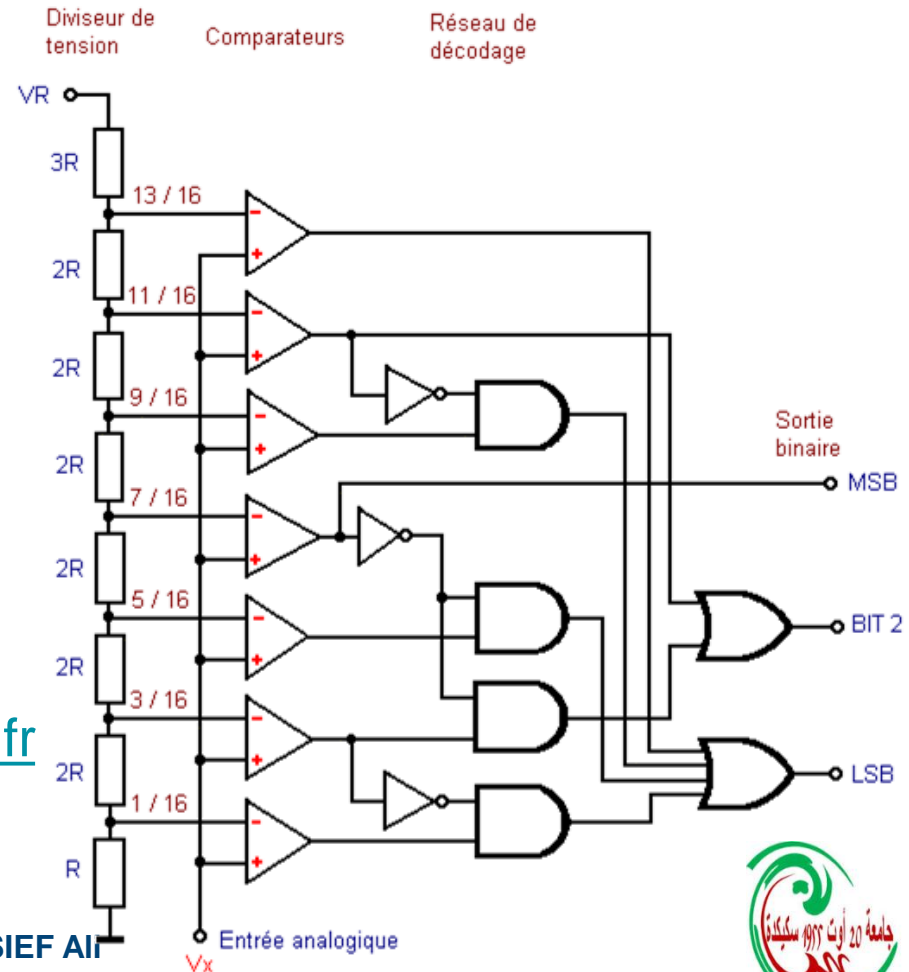
##### III.3.2.1.4. Parallèle (flash) : Principe :

C'est un réseau de comparateur mis en parallèle. Un codage sur n bits nécessite  $2^n - 1$  comparateurs et résistances.

**Facteurs clefs** : temps de conversion, résolution, précision, linéarité, codes manquants, fenêtre d'acquisition, impédance d'entrée, bruit

**Pour plus détails consultez le lien suivant :**

[https://www.electronique-et-informatique.fr/Electronique-et-Informatique/Digit/Digit\\_14TS1.php](https://www.electronique-et-informatique.fr/Electronique-et-Informatique/Digit/Digit_14TS1.php)



# Chapitre III conception matériel

## III.3. Architecture matérielle d'un système embarqué :

### III.3.3. Effecteurs (actionneurs) : influent sur l'environnement :

moteurs, servomoteurs, valves, restitution de son (haut-parleurs, buzzers, ...), relais, afficheurs, Contrôleurs d'effecteurs, conversion N/A, amplification, interrupteurs de puissance (IGBT, MOS,...),relais, générateurs PWM ,FPAA

#### III.3.3.1. Les Convertisseurs Numériques Analogiques :

**Définition** : On souhaite à partir d'une information numérique, codée sur n bits, récupérer un signal analogique, image du numérique.

**Principe** : Chaque bit va être associé à un interrupteur qui connectera (1) ou non (0) une source (de courant) sur la sortie.

- sortie quantifiée et échantillonnée - filtrage souvent nécessaire !

**Facteurs clefs** : résolution, linéarité, temps de conversion, glitches : échantillonneur, bloqueur en sortie, bruit...



# Chapitre III conception matériel

## III.3. Architecture matérielle d'un système embarqué :

### III.3.4. Interface homme machine :

- > entrées de données (clavier, boutons poussoirs, interrupteurs à main, à pied)
- > dispositifs de pointage (souris, touchpad, stylos optiques)
- afficheurs (LED, afficheurs LCD, écrans CRT, sortie télévision)

### III.3.5. Interfaces associées :

- > multiplexage du clavier
- protection / isolation de l'environnement > alimentation des afficheurs

### III.3.6. Les mémoires :

#### III.3.6.1. Mémoire non volatiles :

Une mémoire non volatile est une mémoire qui conserve ses données en l'absence d'alimentation électrique. On distingue les mémoires mortes (ROM), et les mémoires de type RAM non volatiles (NVRAM pour non-volatile RAM).

- stockage
- du programme (firmware)
- de données de calibration ou de configuration
- encore peu de disques durs, ou bien disques amovibles



# Chapitre III conception matériel

## III.3. Architecture matérielle d'un système embarqué :

### III.3.6. Les mémoires :

#### III.3.6.1. Mémoire non volatiles :

- horloges temps réel (RTC) sauvegardées par batteries
- Il y'a plusieurs types (mask-ROM / OTP-ROM, EPROM, EEPROM, Flash, RAM sauvegardées par batteries).

#### III.3.6.2. Mémoire vive :

La mémoire vive, mémoire système ou mémoire volatile, aussi appelée RAM de l'anglais Random Access Memory (que l'on traduit en français par 'mémoire à accès direct'), est la mémoire informatique dans laquelle un ordinateur place les données lors de leur traitement. Les caractéristiques de cette mémoire sont:

- Sa rapidité d'accès (cette rapidité est essentielle pour fournir rapidement les données au processeur) ;
- Sa volatilité (cette volatilité implique que les données sont perdues dès que l'ordinateur cesse d'être alimenté en électricité).



# Chapitre III conception matériel

## III.3. Architecture matérielle d'un système embarqué :

### III.3.6. Les mémoires :

#### III.3.6.2. Mémoire vive :

##### Les Types :

> Statique: SRAM, SSRAM, ZBT-RAM, NoBL-RAM, > Dynamique : DRAM, SDRAM, DDRAM, ...

##### Les Fonction :

Fonctionnement du CPU

Acquisition / restitution de données à haut débit (tampons)

Le choix du type de RAM est souvent dicté par le type d'interface disponible sur le processeur





# Chapitre III conception matériel

## III.3. Architecture matérielle d'un système embarqué :

### III.3.7. Circuit logique programmable « FPGA » :

Un circuit logique programmable, ou réseau logique programmable, est un circuit intégré logique qui peut être reprogrammé après sa fabrication.

Il est composé de nombreuses cellules logiques élémentaires librement assemblables.

La plupart des grands FPGA modernes sont basés sur des cellules SRAM aussi bien pour le routage du circuit que pour les blocs logiques à interconnecter.

FPGA jouant le rôle de coprocesseur afin de proposer des accélérations matérielles au processeur.



# Chapitre III conception matériel

## III.3. Architecture matérielle d'un système embarqué :

### III.3.7. Circuit logique programmable « FPGA » :

Quelques fonctionnalités particulières disponibles sur certains composants :

- blocs de mémoire supplémentaires (hors des LUT), souvent double-port, parfois avec mécanisme de FIFO,
- multiplieurs câblés (coûteux à implémenter en LUT),
- coeur de microprocesseur enfoui (dit hard core),
- blocs PLL pour synthétiser ou resynchroniser les horloges,
- reconfiguration partielle, même en cours de fonctionnement,
- cryptage des données de configuration,
- Sérialiseurs / désérialiseurs dans les entrées-sorties, permettant des liaisons série haut-débit, impédance contrôlée numériquement dans les entrées-sorties, évitant de nombreux composants passifs sur la carte.



# Chapitre III conception matériel

## III.3. Architecture matérielle d'un système embarqué :

### III.3.8. Unité centrale de traitement (Central processing unit « CPU ») :

Le processeur, (ou CPU, Central Processing Unit, « Unité centrale de traitement » en français) est le composant essentiel d'un ordinateur qui interprète les instructions et traite les données d'un programme.

La vitesse de traitement d'un processeur est encore parfois exprimée en MIPS (million d'instructions par seconde) ou en Mégaflops (millions de floating-point operations per second) pour la partie virgule flottante, dite FPU (Floating Point Unit). Pourtant, aujourd'hui, les processeurs sont basés sur différentes architectures et techniques de parallélisation des traitements qui ne permettent plus de déterminer simplement leurs performances. Des programmes spécifiques d'évaluation des performances (benchmarks) ont été mis au point pour obtenir des comparatifs des temps d'exécution de programmes réels.



# Chapitre III conception matériel

## III.3. Architecture matérielle d'un système embarqué :

### III.3.8. Unité centrale de traitement (Central processing unit « CPU ») :

C'est le processeur qui apporte aux ordinateurs leur capacité fondamentale à être programmés, c'est un des composants nécessaires au fonctionnement de tous les types d'ordinateurs, associés aux mémoires primaires et aux dispositifs d'entrée/sortie. Un processeur construit en un seul circuit intégré est communément nommé microprocesseur, à l'inverse, certains fabricants ont développé des processeurs en tranches, dans ce cas les fonctions élémentaires (ALU, FPU, séquenceur, etc.) sont réparties dans plusieurs circuits intégrés spécialisés.



# Chapitre III conception matériel

## III.3. Architecture matérielle d'un système embarqué :

### III.3.8. Unité centrale de traitement (Central processing unit « CPU ») :

L'invention du transistor en 1947 a ouvert la voie de la miniaturisation des composants électroniques et le terme d'unité centrale (CPU) est utilisé dans l'industrie électronique dès le début des années 1960 (Weik 1961). Depuis le milieu des années 1970, la complexité et la puissance des microprocesseurs n'a cessé d'augmenter au-delà de tous les autres types de processeurs au point qu'aujourd'hui les termes de processeur, microprocesseur ou CPU, s'utilisent de manière indifférenciée pour tous les types de processeurs.



# Chapitre III conception matériel

## III.3. Architecture matérielle d'un système embarqué :

### III.3.8. Unité centrale de traitement (Central processing unit « CPU ») :

Les processeurs des débuts étaient conçus spécifiquement pour un ordinateur d'un type donné. Cette méthode coûteuse de conception des processeurs pour une application spécifique a conduit au développement de la production de masse de processeurs qui conviennent pour un ou plusieurs usages. Cette tendance à la standardisation qui débuta dans le domaine des ordinateurs centraux (mainframes à transistors discrets et mini-ordinateurs) a connu une accélération rapide avec l'avènement des circuits intégrés. Les circuits intégrés ont permis la miniaturisation des processeurs dont les dimensions sont réduites à l'ordre de grandeur du millimètre. La miniaturisation et la standardisation des processeurs ont conduit à leur diffusion dans la vie moderne bien au-delà des usages des machines programmables dédiées. On trouve les microprocesseurs modernes partout, de l'automobile aux téléphones portables, en passant par les jouets pour enfants.

